

Curriculum Vitae Europass

Informazioni personali

Cognome(i)/Nome(i) **Bramati Andrea**
Indirizzo(i) 1, via ai campi, 20060, Pozzo d'Adda, MI
Telefono(i)
Fax
E-mail bramail@tiscali.it
Cittadinanza Italiana
Data di nascita 29/10/1964
Sesso M

Settore professionale **Ingegneria dell'Informazione**

Esperienza professionale

Date	Gennaio 2014 - oggi
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Collaborazione allo sviluppo di due FPGA per un progetto concernente lo standard IEEE 1588. L'attività consiste in: <ul style="list-style-type: none">• Realizzazione del sistema microprocessore/periferiche con il tool Intel Platform editor;• Sviluppo di codice proprietario per interfaccia bus Avalon, AXI e SPI;• Realizzazione test case per accesso ai registri del dispositivo;• Preparazione dell'ambiente di implementazione con Quartus;• Simulazione parti sviluppate;• collaborazione con il gruppo firmware per l'integrazione HW/SW;• Prove al banco per la verifica del corretto funzionamento.
Nome e indirizzo del datore di lavoro	Nokia s.p.a. Vimercate
Tipo di attività o settore	Telecomunicazioni
Date	Febbraio 2017 – Gennaio 2019
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Realizzazione su FPGA Zynq Xilinx di un algoritmo per l'analisi di immagini proveniente da sensore ottico per uso industriale di un modem. Verifica in simulazione e su proto-board del corretto funzionamento. Supporto allo sviluppo del firmware on boards (ARM) per lo scambio di informazioni HW-FW. L'attività è consistita in: <ul style="list-style-type: none">• Realizzazione dell'algoritmo in VHDL e con IP Xilinx;• integrazione dei blocchi in un sistema comprensivo di micro ARM;• vincoli timing ed implementazione con Vivado;• collaborazione con il gruppo firmware per l'integrazione HW/SW;• prove al banco per la verifica del corretto funzionamento.
Nome e indirizzo del datore di lavoro	RE s.p.a. Bussero
Tipo di attività o settore	Automazione Industriale

Date	Marzo 2016 – Marzo 2017
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Integrazione di un modem e di uno switch ethernet, con aggiunta di parti proprietarie, su FPGA Zynq Xilinx. Verifica in simulazione e su proto-board del corretto funzionamento. Supporto all'analisi del comportamento dei transceivers della FPGA. L'attività è consistita in: <ul style="list-style-type: none"> • Realizzazione di un top level che integra le diverse funzionalità; • realizzazione di nuove funzionalità in VHDL e Verilog; • integrazione dei nuovi blocchi in un sistema comprensivo di micro ARM; • porting dei vincoli timing ed implementazione con Vivado; • collaborazione con il gruppo firmware per l'integrazione HW/SW; • prove al banco per la verifica del corretto funzionamento.
Nome e indirizzo del datore di lavoro	Youncta s.r.l. Agrate Brianza
Tipo di attività o settore	Telecomunicazioni
Date	Giugno 2015 – Gennaio 2016
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Realizzazione di un sistema su FPGA Altera con microprocessore (NIOS-II) per interfaccia tra pacchetti in formato ASI e rete Ethernet. Porting con integrazione di parti di codice proveniente da precedente progetto e realizzazione di nuovo RTL per integrare funzionalità non presenti. L'attività è consistita in: <ul style="list-style-type: none"> • porting su tecnologia CycloneV del progetto precedente; • realizzazione di nuove funzionalità in VHDL e Verilog; • integrazione dei nuovi blocchi in un sistema Qsys comprensivo di soft micro NIOS-II; • porting dei vincoli timing ed implementazione con QuartusII; • collaborazione con il gruppo firmware per l'integrazione HW/SW; • prove al banco per la verifica del corretto funzionamento.
Nome e indirizzo del datore di lavoro	ABE s.r.l. Caravaggio
Tipo di attività o settore	Telecomunicazioni
Date	Giugno 2014 – Dicembre 2016
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Collaborazione al porting con integrazione di parti di codice proveniente da diverse FPGA per lo sviluppo di un nuovo prodotto per il gruppo Optics. L'attività è consistita in: <ul style="list-style-type: none"> • realizzazione del codice VHDL dell'interfaccia PCIe verso microprocessore; • integrazione di parti di codice già esistente e sviluppato per Xilinx Kintex7; • integrazione del codice in un testbench systemverilog parzialmente adattato alle nuove esigenze; • porting dei vincoli timing ed implementazione con Vivado; • prove al banco per la verifica del corretto funzionamento; • sviluppo di una interfaccia grafica in Tcl/TK per l'ausilio alla verifica su banco di test.
Nome e indirizzo del datore di lavoro	Nokia s.p.a. Vimercate
Tipo di attività o settore	Telecomunicazioni

Date	Aprile 2014 – Giugno 2014
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	<p>Collaborazione allo sviluppo di un sistema di raccolta dati da sensori e loro invio verso PC host connesso in rete ethernet.</p> <p>Il sistema è composto da:</p> <ul style="list-style-type: none"> • schede remote per alloggiamento sensori e ASIC di prima elaborazione. • schede remote contenenti FPGA di raccolta dati dagli ASIC e impacchettamento per invio alla scheda centrale tramite SPI. • scheda contenente FPGA di raccolta dei dati remoti, impacchettamento ed invio in rete tramite interfaccia ethernet. <p>L'attività è consistita nella realizzazione del codice VHDL per entrambe le FPGA (Xilinx Kintex7), sulla base delle specifiche di sistema definite dal cliente.</p> <p>Sono state effettuate simulazioni funzionali (Active HDL e Modelsim SE), implementazioni (Vivado) e prove su sistemi di sviluppo Xilinx (per la parte della FPGA di raccolta dati, con verifica dei pacchetti inviati tramite tool Wireshark).</p> <p>Tutto il codice sviluppato e i file di scripting sono stati mantenuti mediante versionamento tramite Subversion.</p>
Nome e indirizzo del datore di lavoro	Mindway s.r.l. Settimo Milanese
Tipo di attività o settore	Industriale
Date	Gennaio 2013 – Marzo 2014
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	<p>Collaborazione allo studio ed allo sviluppo di un sistema di stampa digitale su tessuto basato sull'invio di dati residenti su PC host verso le testine di stampa.</p> <p>Il sistema è composto da:</p> <ul style="list-style-type: none"> • scheda su bus PCIe gen2 x4 residente su PC host per la remotizzazione dei dati verso una main board tramite fibra ottica • scheda main che colloquia col software del PC host e raccoglie i dati di stampa in DMA , li memorizza localmente su DDR2 e li invia tramite protocollo proprietario a 16 schede connesse direttamente alle testine di stampa. • Fino a 16 schede che generano i segnali elettrici per pilotare le testine di stampa. <p>L'attività è consistita nella collaborazione alla definizione ed alla stesura delle specifiche di sistema; nello sviluppo autonomo della FPGA residente su scheda MAIN (realizzata in tecnologia Altera ArriaV GX), con integrazione di macro IP di tipo PCIe e DDR2 controller e realizzazione da scratch delle funzionalità necessarie per la raccolta dati, la relativa elaborazione e l'invio alle schede remote; nella collaborazione allo sviluppo della FPGA residente sulle schede remote (in tecnologia Lattice MACHXO2).</p> <p>Effettuate simulazioni funzionali (Active HDL) e prove di stampa (con un sistema prototipale) in laboratorio, per il test iniziale.</p> <p>Effettuate le prove finali per il debug sul sistema di stampa reale e con il software applicativo reale, presso il cliente, fino al rilascio del prodotto finito e della relativa documentazione. Tutto il codice sviluppato e i file di scripting sono stati mantenuti mediante versionamento.</p>
Nome e indirizzo del datore di lavoro	E-lysis s.r.l. Concorezzo
Tipo di attività o settore	Automazione Industriale
Date	Febbraio 2012 – Gennaio 2013
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	<p>Collaborazione allo sviluppo di due FPGA nell'ambito di un progetto in ambito di trasporto su rete in fibra ottica. I due dispositivi sviluppano rispettivamente funzionalità di Transponder con terminazione 10 Gb Ethernet e Muxponder 2.5 Gb con payload di tipo SDH (STM1/STM4). Si è trattato del porting tecnologico da Lattice ad Altera ArriaV di codici pre esistenti e dello sviluppo di nuovi codici, con simulazione funzionale e prove su board del prodotto finale.</p>
Nome e indirizzo del datore di lavoro	MicroTLC s.r.l. Milano
Tipo di attività o settore	Telecomunicazioni

Date	Luglio 2011 – Gennaio 2012
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Studio di fattibilità di un dispositivo FPGA che realizzi la protezione (sia di equipment che di tratta radio) di un sistema modem con protezione N+1 per long haul. Lo studio ha previsto l'individuazione dei blocchi di IP pre esistenti e l'analisi preliminare dell'occupazione, power consumption e pinout e la conseguente individuazione dei possibili dispositivi da utilizzare. È stata richiesta la determinazione del flusso di sviluppo (sistema operativo, EDA tools, hardware necessario...) e la stima dei tempi di sviluppo in termini di anni-uomo. Lo studio preliminare era finalizzato alla eventuale realizzazione del dispositivo.
Nome e indirizzo del datore di lavoro	Ericsson s.p.a, Vimodrone
Tipo di attività o settore	Telecomunicazioni
Date	Febbraio 2011 – Giugno 2011
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Collaborazione allo sviluppo del codice VHDL di due FPGA per una board di raccolta e gestione dati per satellite: codifica, simulazione con ActiveHDL, implementazione su VirtexIV, prove in laboratorio presso il cliente. Versionamento del codice tramite Subversion.
Nome e indirizzo del datore di lavoro	E-lysys s.r.l. Concorezzo
Tipo di attività o settore	Telecomunicazioni
Date	Novembre 2009 – Gennaio 2011
Lavoro o posizione ricoperti	FPGA Consultant Design Engineer
Principali attività e responsabilità	Analisi, integrazione nel flusso di sviluppo FPGA ALU e simulazione di codice proveniente da un ente esterno (BinaryCore); integrazione del suddetto codice e progettazione delle parti mancanti (interfaccia microprocessore, interfacce banda-base/modem, interfacce dati di servizio) di due FPGA per un nuovo sviluppo modem; implementazione (sintesi e P&R) delle due FPGA su tecnologia Altera Stratix IV. Sviluppo di due macro per la riconfigurazione da remoto di una FPGA Altera CycloneII parte di una scheda di raccolta traffico E1/T1. Responsabile dello sviluppo delle policies per la verifica di consistenza del codice VHDL mediante l'uso di HDL Design Checker (Mentor), sulla base del Reuse Methodology Manual.
Nome e indirizzo del datore di lavoro	Alcatel Lucent s.p.a. Vimercate
Tipo di attività o settore	Telecomunicazioni
Date	Gennaio 2007 – Ottobre 2009
Lavoro o posizione ricoperti	ASIC/FPGA Design Engineer
Principali attività e responsabilità	Responsabile sviluppo di una PLD Lattice per interfaccia microprocessore. Responsabile sintesi e P&R di FPGA Altera StratixII parte di una scheda IDU. Verifica in laboratorio su board del corretto funzionamento dei suddetti sviluppi. Redesign di una FPGA da Altera StratixII ad Altera CycloneIII per Design To Cost. Analisi per l'introduzione di un tool di archiviazione (Subversion) per il progetto FPGA/ASIC. Analisi di fattibilità, scelta della tecnologia, preparazione dell'environment e del flusso di sviluppo per un progetto modem di nuova generazione.
Nome e indirizzo del datore di lavoro	Nokia s.p.a. Cassina de Pecchi
Tipo di attività o settore	Telecomunicazioni

Date	Gennaio 1998 – Dicembre 2006
Lavoro o posizione ricoperti	CAD Engineer
Principali attività e responsabilità	Introduzione flusso di sviluppo su s.o. Linux. Responsabile del test environment per lo sviluppo di una FPGA di banda base: generazione degli stimoli e verifica delle uscite attese mediante l'utilizzo di macro sviluppate in SystemVerilog. Responsabile sviluppo di una FPGA parte del Modem del progetto Wimax. Analisi di fattibilità di una riduzione costi per board FlexiHopper Nokia. Studio delle nuove tecnologie HW (Altera HardCopy, Lattice ECP2M, Easic). Organizzazione e docenza corsi interni di VHDL, sintesi per ASIC ed FPGA, flusso di sviluppo per ASIC ed FPGA. Collaborazione alla realizzazione del sito Intranet di laboratorio. Gestione workshop interno a cadenza annuale per i progettisti. Check delle nuove release dei principali CAD tool (Mentor, Synopsys, Synplify). Check delle nuove release dei principali tool di foundry (Altera, Xilinx, Lattice). Valutazione ed introduzione di nuovi tool e metodologie (Zebu, Spyglass, ABV). Collaborazione allo studio di nuovi algoritmi modem o banda base (dalla specifica in VHDL, alla sintesi, alla implementazione tecnologica). Responsabile per la Design for Testability per gli ASIC.
Nome e indirizzo del datore di lavoro	Siemens Italia s.p.a. Cassina de Pecchi
Tipo di attività o settore	Telecomunicazioni
Date	Giugno 1997 – Dicembre 1997
Lavoro o posizione ricoperti	CAD Engineer
Principali attività e responsabilità	Responsabile realizzazione di un ASIC nell'ambito del progetto europeo MEDEA in collaborazione con Bull Italia.
Nome e indirizzo del datore di lavoro	ST Microelectronics Agrate Brianza
Tipo di attività o settore	Microelettronica
Date	Febbraio 1992 – Maggio 1997
Lavoro o posizione ricoperti	ASIC Designer
Principali attività e responsabilità	Responsabile sviluppo dell'ASIC TMS32 (cross-connect). Responsabile sviluppo dell'ASIC NarrowBand Collector (commutazione). Partecipazione allo sviluppo dell'ASIC TS8, facente parte del progetto SDM4. Partecipazione alla verifica di sistema degli ASIC del progetto SDM4. Partecipazione allo sviluppo dell'ASIC Pcore/PcoreD, in collaborazione con Telettra (analisi di un Digital PLL in VHDL).
Nome e indirizzo del datore di lavoro	Italtel SIT Settimo Milanese
Tipo di attività o settore	Telecomunicazioni

Corsi e seminari

Date	Formazione continua
Principali attività e responsabilità	Corsi di aggiornamento Mentor, Synopsys, Synplicity, ActiveHDL e principali foundry
Nome e indirizzo del datore di lavoro	Presso i vari datori di lavoro
Tipo di attività o settore	CAD Elettronico
Date	Novembre 2018
Principali attività e responsabilità	Managing Devices with Linux Device Drivers (Doulos).
Nome e indirizzo del datore di lavoro	Corso online
Tipo di attività o settore	Sviluppo FW
Date	Ottobre 2018
Principali attività e responsabilità	Getting Started with the SystemVerilog DPI (Doulos)
Nome e indirizzo del datore di lavoro	Corso online
Tipo di attività o settore	Sviluppo FPGA
Date	Giugno 2015
Principali attività e responsabilità	La tecnologia MAX10 Altera
Nome e indirizzo del datore di lavoro	Arrow Italia
Tipo di attività o settore	Sviluppo FPGA
Date	Gennaio 2015
Principali attività e responsabilità	Analisi delle metastabilità e dei clock domain crossing basato su tool Questa CDC Mentor
Nome e indirizzo del datore di lavoro	Nokia s.p.a.
Tipo di attività o settore	Sviluppo ASIC/FPGA
Date	Giugno 2013
Principali attività e responsabilità	Funzionalità avanzate del simulatore Active HDL della Aldec.
Nome e indirizzo del datore di lavoro	Mindway s.r.l. c/o E-lysis s.r.l.
Tipo di attività o settore	Sviluppo FPGA
Date	Febbraio 2013
Principali attività e responsabilità	"SoC-Kit Go Integrate" per l'utilizzo della Arrow Electronics SoCKit evaluation board.
Nome e indirizzo del datore di lavoro	Arrow Italia
Tipo di attività o settore	Sviluppo FPGA
Date	Ottobre 2009
Principali attività e responsabilità	Sistemi di trasmissione numerica SDH e PDH
Nome e indirizzo del datore di lavoro	Noklia s.p.a.
Tipo di attività o settore	Telecomunicazioni

Date Luglio 2009
Principali attività e responsabilità Configuration Management with Subversion
Nome e indirizzo del datore di lavoro Nokia s.p.a.
Tipo di attività o settore Configuration Management

Date Aprile 2005
Principali attività e responsabilità Assertion Based Verification
Nome e indirizzo del datore di lavoro Mentor Italia
Tipo di attività o settore Sviluppo ASIC/FPGA

Date Marzo 2005
Principali attività e responsabilità Microprocessori RISC di base
Nome e indirizzo del datore di lavoro Siemens Italia
Tipo di attività o settore Sviluppo FW

Date Febbraio 2005
Principali attività e responsabilità Linux base e per system administrator
Nome e indirizzo del datore di lavoro Siemens Italia
Tipo di attività o settore Sistemi operativi

Date Settembre 2003
Principali attività e responsabilità Advanced FPGA Implementation
Nome e indirizzo del datore di lavoro Xilinx, ufficio italiano
Tipo di attività o settore Sviluppo FPGA

Date Giugno 2003
Principali attività e responsabilità Entry grafico per HDL
Nome e indirizzo del datore di lavoro Siemens Italia
Tipo di attività o settore Sviluppo ASIC/FPGA

Date Marzo 2002
Principali attività e responsabilità Integrità di segnale nel progetto PCB
Nome e indirizzo del datore di lavoro Siemens Italia
Tipo di attività o settore Sviluppo board

Date Settembre 2001
Principali attività e responsabilità Compatibilità elettromagnetica
Nome e indirizzo del datore di lavoro Siemens Italia
Tipo di attività o settore Sviluppo board

Date	Luglio 2001
Principali attività e responsabilità	Spyglass
Nome e indirizzo del datore di lavoro	Atrenta c/o Siemens Italia
Tipo di attività o settore	Sviluppo ASIC/FPGA
Date	Ottobre 2000
Principali attività e responsabilità	Tecniche A.T.M.
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Telecomunicazioni
Date	Giugno 2000
Principali attività e responsabilità	Accesso multiplo in Sistemi Radio
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Telecomunicazioni
Date	Gennaio 2000
Principali attività e responsabilità	Linguaggio TCL/TK
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Linguaggi e programmazione
Date	Dicembre 1999
Principali attività e responsabilità	Trasmissione numerica su ponte radio
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Telecomunicazioni
Date	Settembre 1999
Principali attività e responsabilità	Editoria HTML
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Linguaggi e programmazione
Date	Maggio 1999
Principali attività e responsabilità	Sistema operativo UNIX per progettista
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Sistemi operativi
Date	Novembre 1998
Principali attività e responsabilità	Verilog base
Nome e indirizzo del datore di lavoro	Cadence c/o ufficio italiano
Tipo di attività o settore	Sviluppo ASIC/FPGA
Date	Ottobre 1998
Principali attività e responsabilità	Progettazione ASIC: ambiente di sviluppo LSI Logic
Nome e indirizzo del datore di lavoro	Siemens Italia
Tipo di attività o settore	Sviluppo ASIC

Istruzione e formazione

Date 1983 - 1990
Titolo della qualifica rilasciata Laurea magistrale in Ingegneria Elettronica
Principali tematiche/competenze professionali possedute Progettazione di circuiti integrati analogici e digitali.
Nome e tipo d'organizzazione erogatrice dell'istruzione e formazione Politecnico di Milano
Piazza Leonardo da Vinci 32, 20133 Milano (Italia)
Livello nella classificazione nazionale o internazionale 94/100

Capacità e competenze personali

Madrelingua(e) **Italiana**

Altra(e) lingua(e) **Inglese**

Autovalutazione
Livello europeo (*)

Lingua

Comprensione				Parlato				Scritto	
Ascolto		Lettura		Interazione orale		Produzione orale			
B2	Utente Autonomo	B2	Utente Autonomo	B2	Utente Autonomo	B2	Utente Autonomo	B2	Utente Autonomo

(*) Quadro comune europeo di riferimento per le lingue

Capacità e competenze sociali Partecipazione ad attività di pubblicazione periodici e gestione sito internet.

Capacità e competenze organizzative Organizzazione tornei di calcio e pallavolo per ragazzi (ambito CSI).

Capacità e competenze informatiche
Windows
Microsoft Office
Unix/Linux
Wireshark

Patente B

Autorizzo il trattamento dei miei dati personali ai sensi del Decreto Legislativo 30 giugno 2003, n. 196
"Codice in materia di protezione dei dati personali"

Firma

